

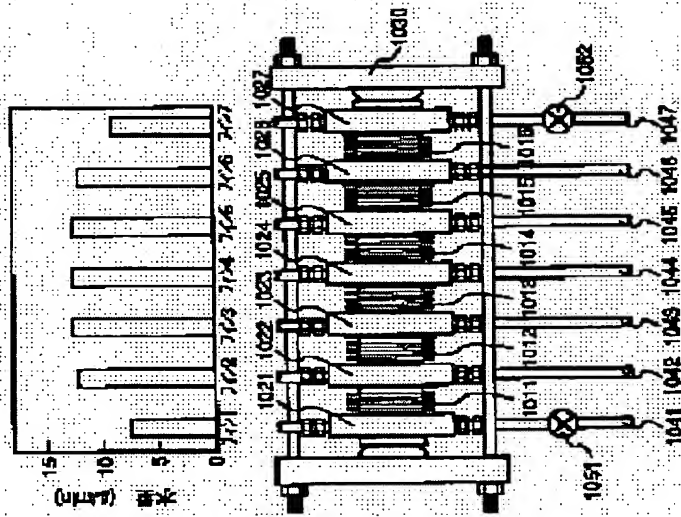
SEMICONDUCTOR DEVICE

Patent number: JP9129794
Publication date: 1997-05-16
Inventor: SAITO KATSUAKI; SATO
Applicant: HITACHI LTD
Classification:
- International: H01L23/40
- european:
Application number: JP19950287020 19951106
Priority number(s):

Abstract of JP9129794

PROBLEM TO BE SOLVED: To enable reduction in unevenness of element temperature by alternately arraying cooling fins and semiconductor elements with the cooling fins located at the ends and raising the cooling efficiency of the cooling fins other than the cooling fins at both ends so as to be higher than the cooling efficiency of the cooling fins at both ends.

SOLUTION: Seven cooling fins 1021-1027 and six flat thyristor elements 1011-1016 are alternately provided in parallel with the cooling fins 1021-1027 located at the ends. Cooling media for the cooling fins 1021-1027 are introduced in parallel through insulating pipes 1041-1047. On the insulating pipes 1041 and 1047 at both ends, flow rate regulating valves 1051 and 1052 are provided so that the cooling efficiency of the cooling fins 1022-1026 other than cooling fins 1021 and 1027 at both ends is raised to be higher than the cooling efficiency of the cooling fins 1021 and 1027. Thus, unevenness of temperature of the thyristor elements 1011-1016 may be reduced.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-129794

(43) 公開日 平成9年(1997)5月16日

(51) Int.Cl.⁶

H 0 1 L 23/40

識別記号

庁内整理番号

F I

H 0 1 L 23/40

技術表示箇所

D

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号 特願平7-287020

(22) 出願日 平成7年(1995)11月6日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 斉藤 克明

茨城県日立市幸町三丁目1番1号 株式会社日立製作所日立工場内

(72) 発明者 佐藤 裕

茨城県日立市大みか町七丁目2番1号 株式会社日立製作所電力・電機開発本部内

(74) 代理人 弁理士 小川 勝男

(54) 【発明の名称】 半導体装置

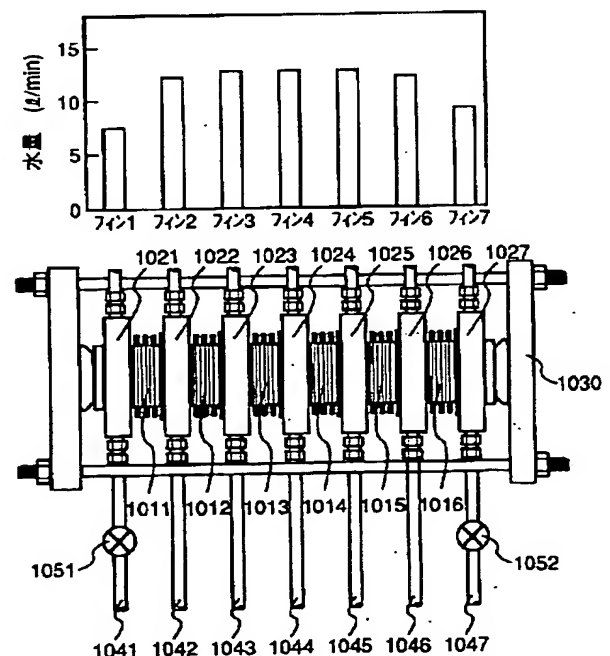
(57) 【要約】

【課題】 加圧圧接される複数個の半導体素子の温度分布を均一化を目的とする。

【解決手段】 両最端部の冷却フィンの冷却効率に比べそれ以外の冷却フィンの冷却効率を高くする。

【効果】 各素子の放熱量が均一化するため素子温度が一樣になる。

図 1



【特許請求の範囲】

【請求項1】三つ以上の平型半導体素子が冷却フィンにより両面より冷却され、冷却フィンの数は平型半導体素子の数よりも一つ多く、冷却フィンと平型半導体素子は冷却フィンを最端部として交互に並べられ、冷却フィンには冷却媒体が並列に導入され、冷却フィンの外部より加圧接触せしめられている半導体装置において、両最端部の冷却フィンの冷却効率に比べそれ以外の冷却フィンの冷却効率が高いことを特徴とする半導体装置。

【請求項2】請求項1記載の半導体整流装置であって、両最端部の冷却フィンは風冷でありそれ以外の冷却フィンは水または油が循環され冷却することを特徴とする半導体装置。

【請求項3】請求項1記載の半導体整流装置であって、該冷却フィンはいずれも冷却媒体を循環させて冷却し、両最端部冷却フィンにおける冷却媒体の流量はそれ以外の冷却フィンにおける冷却媒体の流量よりも少ないことを特徴とする半導体装置。

【請求項4】請求項3記載の半導体整流装置であって、該最端部の冷却フィンの循環経路のコンダクタンスをそれ以外の冷却フィンのコンダクタンスよりも低いことを特徴とする半導体装置。

【請求項5】請求項1記載の半導体装置であって、最端部の冷却フィンの熱抵抗は他の冷却フィンの熱抵抗よりも大きいことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は大容量の半導体装置に関わる。

【0002】

【従来の技術】圧延機用インバータ等の大容量の電力を扱う装置においては、高耐圧、大電流量の整流機能を有する半導体整流素子が用いられる。高耐圧半導体整流素子にはダイオード、サイリスタ、GTO（ゲートターンオフサイリスタ）、トライアック、逆導通サイリスタや絶縁ゲート型サイリスタ等といった素子がある。これら大容量の半導体整流素子としては、二つの主電極を有し、この両主電極面より加圧し、電気的な接触をとる平型半導体整流素子が用いられる。

【0003】また、大容量装置では複数の半導体整流素子が並列や直列あるいはブリッジ型に接続されて用いられる。半導体整流素子は、その温度が定格よりも高くなると、電圧阻止能力の低下、損失の上昇等を引き起こし正常な装置動作を得ることが困難となる。このため、大容量の平型半導体整流素子は両面に冷却フィンを加圧圧接して用いられる。

【0004】このような従来技術としては、例えば特開昭57-183060号公報、特開昭58-131754号公報、特開昭59-9949号公報に記載されているものがある。

【0005】

【発明が解決しようとする課題】半導体整流素子が順方向の導通状態から、阻止状態へ変化する際に、流れる電流の時間積分値によって定義される阻止状態回復電荷がある。以降これを Q_{rr} と呼ぶ。大容量の半導体整流素子を多数接続する場合、 Q_{rr} の値によって電圧の分担が決定される。つまり、 Q_{rr} の大きな素子に印加される阻止電圧は小さく、逆に Q_{rr} の小さい素子に印加される阻止電圧は大きくなる。このため、 Q_{rr} のばらつきが大きくなると素子の破損をきたすことがある。このため、複数の素子を直列ないし並列に接続する場合には、一般に素子特性のよりそろった半導体整流素子を選んで用いていた。しかし、同じ特性の素子を用いても、その冷却性能にバラツキがあると、半導体層の温度が異なり、素子自体の特性に変動を生じさせる。

【0006】上記従来技術においては半導体素子の冷却効率のばらつきを低減するものである。冷却に用いられる媒体をシリーズに冷却フィンに導入するため媒体の温度がファンから遠ざかるにつれて加熱され高温となり、素子温度にバラツキを生じさせる。これら従来技術においてはこの冷却ファンからの遠近による温度勾配を低減する技術であった。冷媒を並列に導入した場合、冷媒の温度は同じ温度となる。そのため、このような冷却フィンへの導入時に生じる冷却媒体の温度バラツキが均一化される。

【0007】しかし、三つ以上の平型半導体素子が、それらの各々が冷却フィンによりはさまれるようにして加圧接触される場合には、同じ冷却媒体を、同じ量、同じ構造の冷却フィンに導入し、ほぼ同等の負荷を半導体整流素子に与え発熱を生じさせているにも関わらず、両最端部の半導体素子の電圧分担が大きくなる。

【0008】

【課題を解決するための手段】本発明においては、整流機能を有する三つ以上の平型半導体素子が冷却フィンにより両面より冷却され、冷却フィンの数は半導体素子の数よりも一つ多く、冷却フィンと半導体整流素子は冷却フィンを最端部として交互に並べられ、冷却フィンには冷却媒体が並列に導入され、冷却フィンの外部より加圧接触せしめられている半導体装置において、両最端部の冷却フィンの冷却効率に比べそれ以外の冷却フィンの冷却効率を高める。

【0009】上記手段は以下の作用を有する。

【0010】まず、本発明が解決しようとする課題で記載した問題点は以下のような理由により生じる。

【0011】一般に、平型半導体素子が冷却フィンにより両面より冷却され、冷却フィンの数は半導体素子の数よりも一つ多く、冷却フィンと半導体素子は冷却フィンを最端部として交互に並べられる。既に述べたように、冷却フィンには、素子温度の均一化を図るために冷却媒体が導入される。従って、半導体素子を3個以上加圧接触する場合、最端部の冷却フィンは隣接する最端部の半

導体素子のみを冷却することとなる。

【0012】一方、最端部以外の冷却フィンはその両側に半導体素子を有するために、その両側の二つの半導体素子を冷却することとなる。

【0013】冷却フィン中に流れる冷却媒体はフィン中を通過する際に加熱昇温される。このため、最端部の冷却フィン中の冷却媒体の上昇温度にくらべ、それ以外のフィン中における上昇温度の方が大きくなる。このため、最端部のフィンの冷却効率がそれ以外のフィンの冷却効率よりも高くなる。よって、冷却効率の高い最端部の冷却フィンに隣接する両最端部の半導体素子の温度がそれ以外の半導体素子の温度よりも低くなる。この結果、半導体素子の温度バラツキが許容値よりも大きくなると、 Q_{rr} の温度依存性により最端部の半導体素子のみが他の半導体素子よりも Q_{rr} が低くなり、印加される逆方向電圧にアンバランスが生じるものである。

【0014】そこで、このような半導体装置において両最端部の冷却フィンの冷却効率に比べそれ以外の冷却フィンの冷却効率を高めることで、上記のような最端部のフィンへの熱流量が、他のフィンの一方の面より流れ込む熱流量と同等とするものである。この結果、両最端部の半導体素子の温度を最端部あるいは内部に関わらず同等とすることが可能となる。さらに、半導体素子の温度を同等とすることで Q_{rr} のバラツキをなくし、またさらに、印加される逆電圧のバラツキを低減することができる。

【0015】本発明をさらに具体的に説明する。

【0016】上記、半導体装置の両最端部の冷却フィンを風冷し、それ以外の冷却フィンを水または油を循環して冷却することで、素子温度のバラツキを低減することができる。これは、風冷冷却フィンに比べ、水冷あるいは油冷フィンの方が熱交換効率が優れているために最端部の冷却フィンよりも内部の冷却フィンの方が放熱効率が向上するからである。

【0017】また、水冷あるいは油冷フィンの数も従来技術による方法に比べ一つのモジュールあたり2個低減するためにトータルの循環冷却媒体の流量は同じでも、一つのフィンあたりの流量が増すために素子温度の低減を図ることができる。

【0018】また、両最端部冷却フィンにおける冷却媒体の流量をそれ以外の冷却フィンにおける冷却媒体の流量よりも低下させることで、最端部の冷却フィンよりも内部の冷却フィンの方が放熱効率が向上し素子温度のバラツキを低減することができる。また、フィンの数も従来技術による方法に比べ内部のフィンにおいては一つのフィンあたりの流量が増すために素子温度の低減、損失の低減、高信頼化を図ることができる。

【0019】また、最端部の冷却フィンの循環経路のコンダクタンスをそれ以外の冷却フィンのコンダクタンスよりも低める手段を有することで最端部のフィンの水量

を自由に調節可能となり同様の効果を得ることができ

る。

【0020】また、いずれのフィンにおいても同じ流量の冷却媒体が流れる場合においても、フィンの入り口における冷却媒体の温度が最端部のフィンについてのみ高く設定することでフィンの冷却能率に分布を持たせ素子温度を一定とすることができる。

【0021】また、最端部の半導体素子と最端部の冷却フィンとの間に導電体を有し該導電体により加圧することで、最端部の素子から最端部のフィンに流れる熱量を調節可能となり、素子温度を一定にすることができる。

【0022】また、最端部の冷却フィンの熱抵抗を他の冷却フィンの熱抵抗よりも高くして、最端部の素子から最端部のフィンに流れる熱量を調節し、素子温度を一定にすることができる。

【0023】

【発明の実施の形態】以下に本発明の実施例を図面を用い説明する。

【0024】（実施例1）図1には本発明の第一の実施例である複数のサイリスタを直列接続した半導体装置（以下サイリスタモジュールと記す）と各冷却フィンに流れる冷却媒体の流量を示した。本モジュールは6ケの平型サイリスタ（1011, 1012, 1013, 1014, 1015, 1016）と7ケの冷却フィン（1021, 1022, 1023, 1024, 1025, 1026, 1027）、及び加圧器（1030）より構成されている。

【0025】各冷却フィンに流れる冷却媒体としては純水が用いられている。純水は各フィンにテフロン製の絶縁パイプ（1041, 1042, 1043, 1044, 1045, 1046, 1047）を経由して並列に導入されている。両方の最端部の冷却フィンに導入されるテフロンパイプには流量調節用バルブ（1051, 1052）によって純水の流量が調節される。図1上部のグラフが示すように、フィン1には7.5リットル/分、フィン2からフィン6には約12.5リットル/分、フィン7には9リットル/分の流量で冷却水が導入され各サイリスタを冷却している。

【0026】図2には従来技術によるサイリスタモジュールと各サイリスタの素子温度とターンオフ後に印加される逆方向電圧を示した。本モジュールでも図1と同様に6ケの平型サイリスタ（3011, 3012, 3013, 3014, 3015, 3016）と7ケの冷却フィン（3021, 3022, 3023, 3024, 3025, 3026, 3027）、及び加圧器（3030）より構成されている。いずれのフィンにおいても7.1リットル/分の流量の冷却水が循環しており、フィン入り口における水温もほぼ同等の温度となっている。7つのフィンの合計の水量は図1に示した本発明の実施例と同じ流量である。

【0027】図2のモジュールが連続動作を行っている時の素子温度は素子1では37度、素子2から5では65度、素子6では51度である。また、ターンオフ後に印加される逆方向電圧は素子2から5では1kVであるのに対し、素子1及び6ではその倍の2kVが印加される。

【0028】これに対して、図1に記載した、本発明の実施例の場合の素子温度と逆方向電圧を図3に示している。素子温度は50度、逆方向電圧はすべて、1.3kVで一定である。また、逆方向電圧が均一化されているので、トータル損失が図2のモジュールに比べ、約5%程度減少している。また、図3にはターンオフ時の素子電流及び素子電圧の一例をしめした。最端部の素子1がその内側の素子2と同等の特性を示している。

【0029】これに対し、図4には図3と同じタイミングで電流が減少した場合、従来モジュールにおける、電流電圧波形例を示す。本図は、図2に示した、ターンオフ時に最大の電圧が印加される素子1及び最小の電圧が印加される素子2についてその波形を示したものである。

【0030】素子2では逆方向電圧が印加された後に順方向電圧が印加されるまでの期間は、素子1に比べ短く、素子2のターンオフ時間よりも短い時間内に順方向電圧が加わるために、順方向電圧が加わった後に誤点弧が生じ、ターンオンしてしまう。このような、誤動作を防ぐために、従来技術では個々の素子のターンオフ時間以上のターンオフ期間となるように外部回路より制御する必要がある。これに対し、本実施例によれば素子のターンオフ期間と同等のオフ期間まで、制御範囲を広げることができる。

【0031】半導体素子の損失は定常運転時はほぼ同じ損失を生じるが、負荷の変動による送電量の変動等により損失が変動し図1に示す水量が素子温度あるいは電圧分担を均一にする最適な水量からずれが生じる場合がある。このような場合には、次のようにして水量をコントロールすればよい。

【0032】図7に水量演算部の模式図を示す。それぞれの半導体素子の電流($I_1 \sim I_6$)電圧($V_1 \sim V_6$)が随時モニタされ、あらかじめ与えられている定数を基に演算処理が施され、演算結果に基づいて水量を調節することにより素子温度をあらかじめ設定された温度にコントロールすることができる。

【0033】図8に演算部で用いるモジュールのモデルを示す。あらかじめ与えられているパラメータとしては、サイリスタの半導体基板から、アノード加圧電極表面までの熱抵抗(R_{thA})、同様にカソード加圧電極表面までの熱抵抗(R_{thK})、冷却フィン表面から冷却水までの熱抵抗(R_{thf})、半導体素子と冷却フィンの接触熱抵抗(R_{thc})である。これを、実測に基づき各半導体素子の損失が求められる。これら、値を基

に、各半導体素子の温度($T_{j1} \sim T_{j6}$)が所定の値となるような、循環水の熱抵抗(R_{thW1} から R_{thW7})が算出される。さらに、これらの値となるような循環水の水量が算出される。これによって負荷の変動により損失が変動しても高速に、素子温度をコントロールすることができる。

【0034】(実施例2) 図5に本発明の第二の実施例を示す。

【0035】本モジュールも実施例1と同様に6ケの平型サイリスタ(1011, 1012, 1013, 1014, 1015, 1016)よりなる。また、冷却油を循環させる5ケの冷却フィン(5011, 5012, 5013, 5014, 5015)がある。さらに、最端部に空気との接触面を広くとった空冷冷却フィン(5021, 5022)を備える。これらの、サイリスタ及び冷却フィンは加圧器(1030)により加圧圧接されている。

【0036】風冷冷却フィンに比べ、水冷あるいは油冷フィンの方が熱交換効率が優れているために最端部の冷却フィンよりも内部の冷却フィンの方が放熱効率が向上し実施例1と同様に素子温度の均一化を図ることができるようになる。また、フィンの数も従来技術による方法に比べ一つのモジュールあたり2個低減するためにトータルの循環冷却媒体の流量は同じでも、一つのフィンあたりの流量が増すために素子温度の低減を図ることができる。

【0037】(実施例3) 図6に本発明の第三の実施例を示す。

【0038】本モジュールも実施例1と同様に6ケの平型サイリスタと冷却水を循環させる7つの冷却フィンが加圧器により加圧圧接されている。図1と異なるのは両最端部のサイリスタと冷却フィンとの間には熱抵抗補償導体(801, 802)が挟まれていることである。熱抵抗補償導体はモリブデン、タングステン、銅等の金属が用いられている。また、必要に応じメッキ処理が施される。本実施例では、直径15.5mmの無酸素銅が用いられている。また、表面には数ミクロンのニッケルメッキが施されている。また、冷却フィンあるいはサイリスタとの接触面で設計値と大きく異なる熱抵抗を生じること防止するために、表面ラップ処理が施され接触面の平坦度は10ミクロン以内、平行度10ミクロン以内、また面荒さは0.5ミクロン以内とする。熱抵抗補償導体は801と802では必要に応じ異なる厚さとすることも可能である。

【0039】すべての冷却フィンには同じ水温、水量の純水が循環されている。熱抵抗補償導体が、最端部の素子から、冷却フィンへと流れる熱量を制限するために、すべてのサイリスタは同じ素子温度となる。

【0040】

【発明の効果】本発明によれば、複数個加圧圧接される平型半導体素子の素子温度を均一化し、特性のパラッキ

を防止できる。

【図面の簡単な説明】

【図1】本発明の第一の実施例であるサイリスタモジュールと各冷却フィンに流れる冷却媒体の流量。

【図2】従来技術によるサイリスタモジュールと各サイリスタの温度とターンオフ後に印加される逆方向電圧。

【図3】第一の実施例のサイリスタモジュール中の各サイリスタの素子温度と逆方向電圧とサイリスタがターンオフするときの電流及び電圧。

【図4】従来技術によるサイリスタモジュールにおいて誤動作が生じた際の電流、電圧波形。

【図5】本発明の第二の実施例であるサイリスタモジュール。

【図6】本発明の第三の実施例であるサイリスタモジュール。

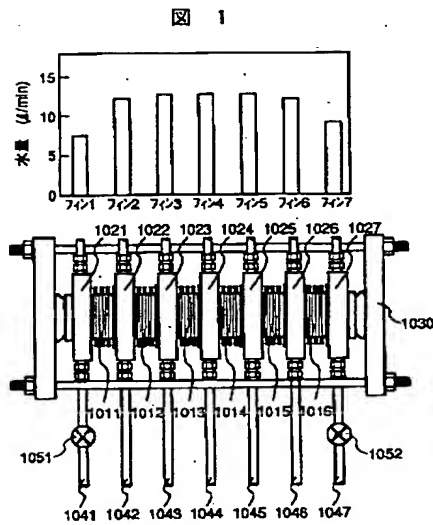
【図7】冷却フィンの水量演算部の模式図。

【図8】図7に示す演算部で用いるモデル。

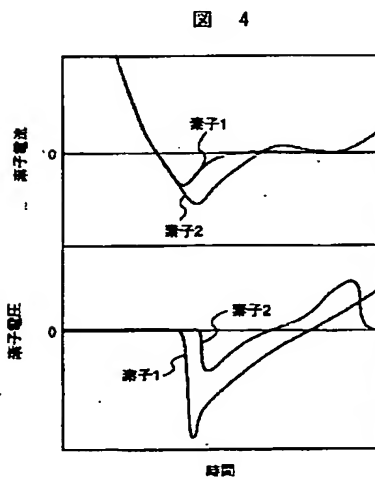
【符号の説明】

1011～1016, 3011～3016…平型サイリスタ、1021～1027, 3021～3027…冷却フィン、1041～1047…絶縁パイプ、1051, 1052…流量調節用バルブ。

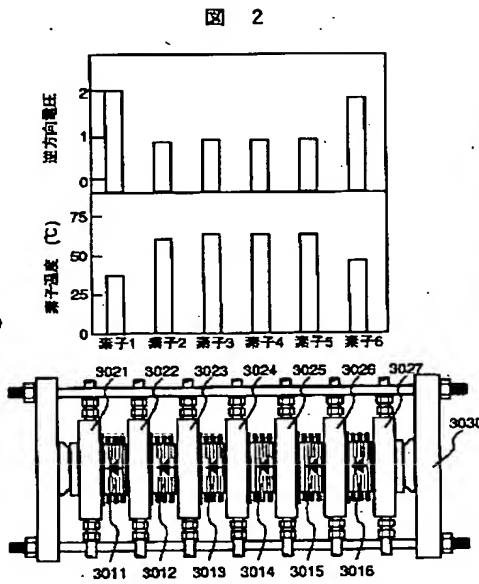
【図1】



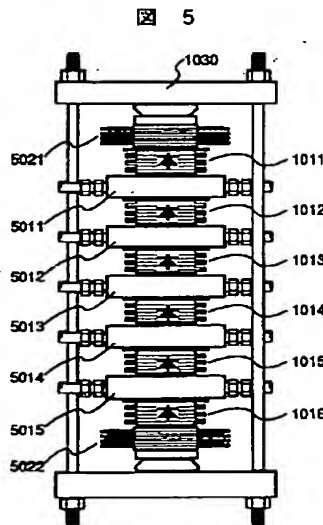
【図4】



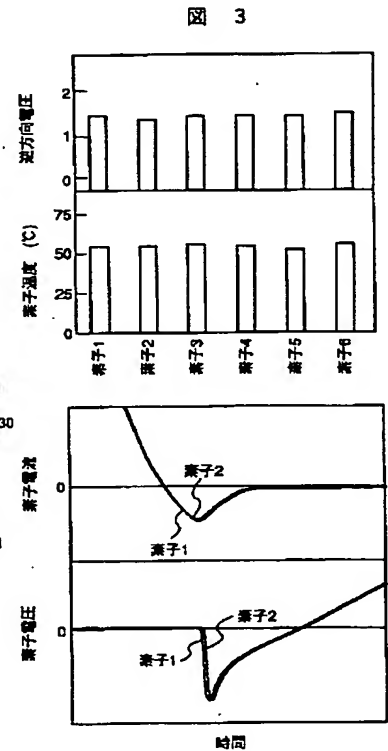
【図2】



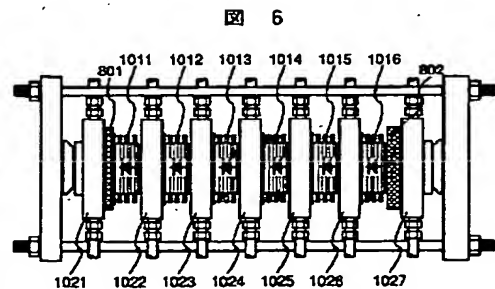
【図5】



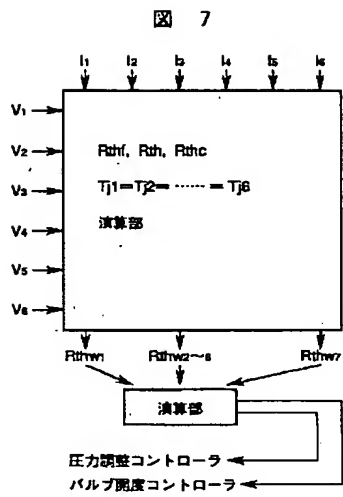
【図3】



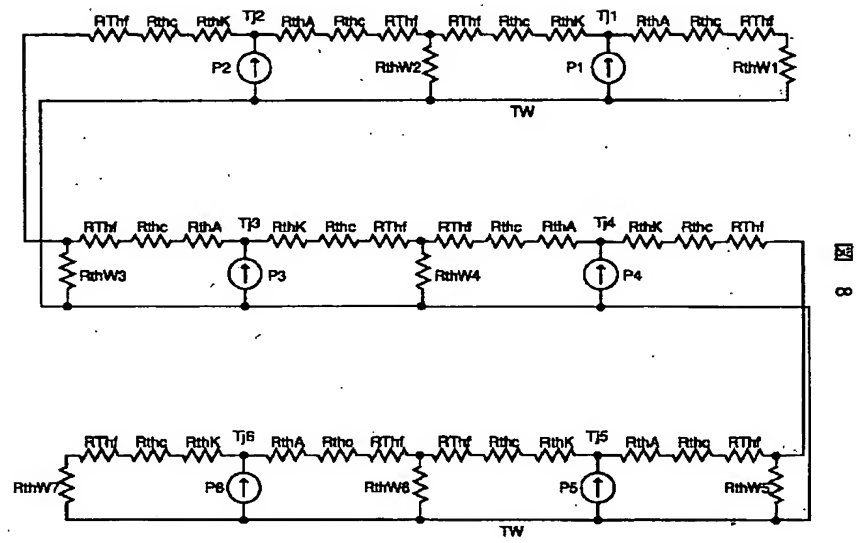
【図6】



【図7】



【図8】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-129794

(43)Date of publication of application : 16.05.1997

(51)Int.Cl.

H01L 23/40

(21)Application number : 07-287020

(71)Applicant : HITACHI LTD

(22)Date of filing : 06.11.1995

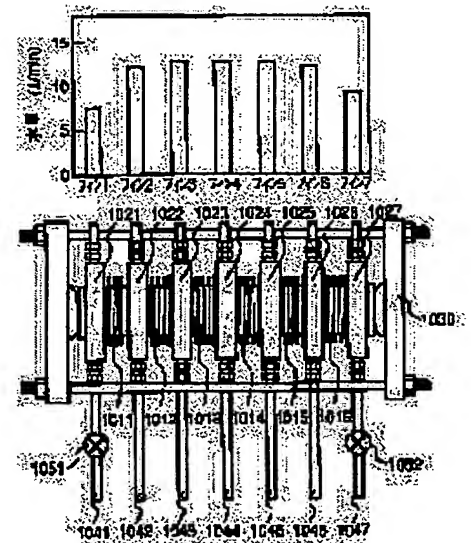
(72)Inventor : SAITO KATSUAKI
SATO YUTAKA

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To enable reduction in unevenness of element temperature by alternately arraying cooling fins and semiconductor elements with the cooling fins located at the ends and raising the cooling efficiency of the cooling fins other than the cooling fins at both ends so as to be higher than the cooling efficiency of the cooling fins at both ends.

SOLUTION: Seven cooling fins 1021-1027 and six flat thyristor elements 1011-1016 are alternately provided in parallel with the cooling fins 1021-1027 located at the ends. Cooling media for the cooling fins 1021-1027 are introduced in parallel through insulating pipes 1041-1047. On the insulating pipes 1041 and 1047 at both ends, flow rate regulating valves 1051 and 1052 are provided so that the cooling efficiency of the cooling fins 1022-1026 other than the cooling fins 1021 and 1027 at both ends is raised to be higher than the cooling efficiency of the cooling fins 1021 and 1027. Thus, unevenness of temperature of the thyristor elements 1011-1016 may be reduced.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the semiconductor device characterized by cooling effectiveness of the other cooling fin being high compared with cooling effectiveness of a cooling fin of both endmost parts in a semiconductor device which a three or more flat tip semiconductor device is cooled by cooling fin from both sides, there are more a cooling fins than the number of flat tip semiconductor devices, a cooling-fin and flat tip semiconductor device makes a cooling fin an endmost part, it is arranged by turns, and a cooling medium is introduced into juxtaposition at a cooling fin, and carries out pressurization contact from the exterior of a cooling fin.

[Claim 2] It is the semiconductor device which it is a semiconductor rectifier according to claim 1, and a cooling fin of both endmost parts is air blast quenching, and is characterized by for water or an oil circulating through the other cooling fin, and cooling it.

[Claim 3] A flow rate of a cooling medium [in / it is a semiconductor rectifier according to claim 1, and these each of cooling fins circulates a cooling medium, is cooled, and / a both-endmost-parts cooling fin] is a semiconductor device characterized by being fewer than a flow rate of a cooling medium in the other cooling fin.

[Claim 4] A semiconductor device which is a semiconductor rectifier according to claim 3, and is characterized by being lower than conductance of the other cooling fin in conductance of a circulation path of a cooling fin of this endmost part.

[Claim 5] It is the semiconductor device characterized by being a semiconductor device according to claim 1, and thermal resistance of a cooling fin of an endmost part being larger than thermal resistance of other cooling fins.

[Translation done.]

THIS PAGE BLANK (USPTO)

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] This invention is concerned with a mass semiconductor device.

[0002]

[Description of the Prior Art] In the equipment handling mass power, such as an inverter for rolling mills, the semiconductor rectifying device which has high pressure-proofing and the rectification function of high current capacity is used. There are elements, such as diode, a thyristor, GTO (gate turn-off thyristor), a triac, a reverse flow thyristor, and an insulated-gate mold thyristor, in a high resisting pressure semiconductor rectifying device. As a semiconductor rectifying device of these large capacity, it has two main electrodes, and pressurizes from both this main-electrodes side, and the flat tip semiconductor rectifying device which takes electric contact is used.

[0003] Moreover, with mass equipment, it connects with juxtaposition, a serial, or a bridge type, and two or more semiconductor rectifying devices are used. It becomes difficult for a semiconductor rectifying device to cause the fall of the voltage stopping-power force, the rise of loss, etc., if the temperature becomes higher than rating, and it to obtain normal equipment actuation. For this reason, a mass flat tip semiconductor rectifying device carries out the pressurization pressure welding of the cooling fin to both sides, and is used for them.

[0004] As such conventional technology, there are some which are indicated by JP,57-183060,A, JP,58-131754,A, and JP,59-9949,A, for example.

[0005]

[Problem(s) to be Solved by the Invention] In case a semiconductor rectifying device changes from the switch-on of the forward direction to an inhibition condition, there is an inhibition condition recovery charge defined with the time quadrature value of the flowing current. This is henceforth called Q_{rr} . The assignment of voltage is determined by the value of Q_{rr} when connecting many mass semiconductor rectifying devices. That is, the stopping potential impressed to the big element of Q_{rr} is small, and the stopping potential impressed to reverse at the small element of Q_{rr} becomes large. For this reason, failure of an element may be caused when dispersion in Q_{rr} becomes large. For this reason, when two or more elements were connected to a serial thru/or juxtaposition, the semiconductor rectifying device to which it was generally equal from that of an element property was chosen and used. However, even if it uses the element of the same property, when variation is in the cooling engine performance, the temperature of a semiconductor layer differs and the property of the element itself is made to produce fluctuation.

[0006] In the above-mentioned conventional technology, dispersion in the rate of cooling power of a semiconductor device is reduced. It is heated as the temperature of data medium keeps away from a fan, in order to introduce into series data medium used for cooling at a cooling fin, and it becomes an elevated temperature, and element temperature is made to produce variation. It was the technology of reducing the temperature gradient by the distance from this cooling fan in these conventional technology. When a refrigerant is introduced into juxtaposition, the temperature of a refrigerant turns into the same temperature. Therefore, the temperature variation of the cooling medium produced at the time of the installation to such a cooling fin is equalized.

[0007] However, although three or more flat tip semiconductor devices introduce the same cooling medium into the cooling fin of the same amount and the same structure, give an almost equivalent load to a semiconductor rectifying device and are producing pyrexia when those each is sandwiched by the cooling fin, makes and pressurization contact is carried out, the voltage assignment of the semiconductor device of both endmost parts becomes large.

[0008]

[Means for Solving the Problem] In a semiconductor device which a three or more flat tip semiconductor device which has a rectification function in this invention is cooled by cooling fin from both sides, there are more a cooling fins than

THIS PAGE BLANK (USPTO)

the number of semiconductor devices, a cooling-fin and semiconductor rectifying device makes a cooling fin an endmost part, it is arranged by turns, and a cooling medium is introduced into juxtaposition at a cooling fin, and carries out pressurization contact from the exterior of a cooling fin, cooling effectiveness of the other cooling fin is raised compared with cooling effectiveness of a cooling fin of both endmost parts.

[0009] The above-mentioned means has the following operations.

[0010] First, a trouble indicated with a technical problem which this invention tends to solve is produced for the following reasons.

[0011] Generally, a flat tip semiconductor device is cooled by cooling fin from both sides, there are more a cooling fins than the number of semiconductor devices, and a cooling fin and a semiconductor device are arranged in by turns by making a cooling fin into an endmost part. As already stated, a cooling medium is introduced into a cooling fin in order to attain equalization of element temperature. Therefore, when carrying out three or more piece pressurization contact of the semiconductor device, a cooling fin of an endmost part will cool only a semiconductor device of an adjoining endmost part.

[0012] On the other hand, since it has a semiconductor device on the both sides, cooling fins other than an endmost part will cool two semiconductor devices of the both sides.

[0013] In case a cooling medium which flows in a cooling fin passes through the inside of a fin, the heating temperature up of it is carried out. For this reason, it compares with rise temperature of a cooling medium in a cooling fin of an endmost part, and a direction of rise temperature in the other fin becomes large. For this reason, cooling effectiveness of a fin of an endmost part becomes higher than cooling effectiveness of the other fin. Therefore, temperature of a semiconductor device of both endmost parts which adjoin a cooling fin of an endmost part where cooling effectiveness is high becomes lower than temperature of the other semiconductor device. Consequently, if temperature variation of a semiconductor device becomes larger than an allowed value, Q_{rr} will become low rather than a semiconductor device of others [semiconductor device / of an endmost part] by the temperature dependence of Q_{rr} , and imbalance will arise in reverse voltage impressed.

[0014] Then, a heat flow to the above fins of an endmost part presupposes that it is equivalent to a heat flow which flows in from one field of other fins by raising cooling effectiveness of the other cooling fin compared with cooling effectiveness of a cooling fin of both endmost parts in such a semiconductor device. Consequently, it becomes possible not to be concerned with an endmost part or the interior, but to make equivalent temperature of a semiconductor device of both endmost parts. Furthermore, by making temperature of a semiconductor device equivalent, variation in Q_{rr} can be abolished and also variation in reverse voltage impressed can be reduced.

[0015] This invention is explained still more concretely.

[0016] Air blast quenching of the cooling fin of both endmost parts of the above and a semiconductor device can be carried out, and variation in element temperature can be reduced by circulating through water or an oil and cooling the other cooling fin. This is because a direction of water cooling or an oil-quenching fin is excellent in heat exchange effectiveness, so thermolysis effectiveness of the internal cooling fin improves rather than a cooling fin of an endmost part compared with an air-blast-quenching cooling fin.

[0017] Moreover, but, in order to also reduce the number of water cooling or oil-quenching fins by two per module compared with a method by the conventional technology, since [being the same] a flow rate per fin increases, a flow rate of a total circulation cooling medium can aim at reduction of element temperature.

[0018] Moreover, by reducing a flow rate of a cooling medium in a both-endmost-parts cooling fin rather than a flow rate of a cooling medium in the other cooling fin, rather than a cooling fin of an endmost part, thermolysis effectiveness of direction of an internal cooling fin can improve, and it can reduce variation in element temperature. Moreover, since flow rate of number of fins per fin increases in an internal fin compared with a method by the conventional technology, reduction of element temperature, reduction of loss, and high reliance-ization can be attained.

[0019] Moreover, accommodation becomes possible freely about amount of water of a fin of an endmost part by having a means which lowers conductance of a circulation path of a cooling fin of an endmost part rather than conductance of the other cooling fin, and same effect can be acquired.

[0020] Moreover, when a cooling medium of the same flow rate flows also in which fin, temperature of a cooling medium in an entry of a fin can give distribution to a rate of cooling power of a fin by setting up highly only about a fin of an endmost part, and can set element temperature constant.

[0021] Moreover, by having a conductor and pressurizing with this conductor between a semiconductor device of an endmost part, and a cooling fin of an endmost part, accommodation of quantity of heat which flows on a fin of an endmost part is attained from an element of an endmost part, and element temperature can be made regularity.

[0022] Moreover, thermal resistance of a cooling fin of an endmost part is made higher than thermal resistance of other

THIS PAGE BLANK (USPTO)

cooling fins, quantity of heat which flows on a fin of an endmost part from an element of an endmost part can be adjusted, and element temperature can be made regularly.

[0023]

[Embodiment of the Invention] A drawing is used for below and the example of this invention is explained to it.

[0024] (Example 1) The flow rate of the semiconductor device (it is described as a thyristor module below) which carried out series connection of two or more thyristors which are the first example of this invention, and the cooling medium which flows to each cooling fin was shown in drawing 1. This module consists of six flat tip thyristors (1011, 1012, 1013, 1014, 1015, 1016), seven cooling fins (1021, 1022, 1023, 1024, 1025, 1026, 1027), and a pressurizer (1030).

[0025] Pure water is used as a cooling medium which flows to each cooling fin. Pure water is introduced into each fin at juxtaposition via the insulating pipe made from Teflon (1041, 1042, 1043, 1044, 1045, 1046, 1047). The flow rate of pure water is adjusted by the bulb for flow regulation (1051 1052) by the Teflon pipe introduced into the cooling fin of both endmost parts. As the graph of the drawing 1 upper part shows, cooling water was introduced into the fin 6 by part for about 12.5l./from 7.5l. a part for /and a fin 2, and was introduced into the fin 7 by the 9l. flow rate for /at the fin 1, and each thyristor is cooled.

[0026] The thyristor module and the element temperature of each thyristor by the conventional technology, and the reverse voltage impressed in a turn-off were shown in drawing 2. It consists of six flat tip thyristors (3011, 3012, 3013, 3014, 3015, 3016), seven cooling fins (3021, 3022, 3023, 3024, 3025, 3026, 3027), and a pressurizer (3030) like [this module] drawing 1. It also sets on which fin and is 7.1. The cooling water of the flow rate for liter/circulates, and the water temperature in a fin entry also serves as an almost equivalent temperature. The amount of water of the sum total of seven fins is the same flow rate as the example of this invention shown in drawing 1.

[0027] Element temperature when the module of drawing 2 is performing continuous action is 51 degrees by the element 6 65 degrees in elements 2-5 37 degrees with an element 1. Moreover, with elements 1 and 6, the double 2kV is impressed to the reverse voltage impressed in a turn-off being 1kV with elements 2-5.

[0028] On the other hand, the element temperature and reverse voltage of a case of the example of this invention which were indicated to drawing 1 are shown in drawing 3. All the reverse voltage of element temperature is fixed 50 degrees at 1.3 kV. Moreover, since reverse voltage is equalized, total loss is decreasing about 5% compared with the module of drawing 2. Moreover, the element current at the time of a turn-off and an example of element voltage were shown in drawing 3. The element 1 of an endmost part shows the property equivalent to the element 2 of the inside.

[0029] On the other hand, when current decreases to the same timing as drawing 3 to drawing 4, the example of a current potential wave in a module is shown conventionally. This Fig. shows the wave about the element 2 to which the element 1 with which the greatest voltage is impressed at the time of the turn-off shown in drawing 2, and the minimum voltage are impressed.

[0030] With an element 2, a period until forward voltage is impressed after reverse voltage is impressed is short compared with an element 1, and since forward voltage is added in time amount shorter than the turn-off time of an element 2, after forward voltage is added, a break through will produce and carry out the turn-on of it. In order to prevent such malfunction, it is necessary to control by the conventional technology from an external circuit so that the turn-off period beyond the turn-off time of each element comes. On the other hand, according to this example, a control range can be extended till a "off" period equivalent to the turn-off period of an element.

[0031] Although, as for loss of a semiconductor device, the almost same loss is produced at the time of steady operation, a gap may arise from the optimal amount of water to which the amount of water which loss is changed by fluctuation of the amount of electric power transmission by fluctuation of a load etc., and is shown in drawing 1 makes element temperature or a voltage assignment homogeneity. In such a case, what is necessary is just to control amount of water as follows.

[0032] drawing 7 -- amount of water -- the mimetic diagram of operation part is shown. The monitor of the current (I1-I6) voltage (V1-V6) of each semiconductor device is carried out at any time, data processing is performed based on the constant given beforehand, and element temperature can be controlled to the temperature set up beforehand by adjusting amount of water based on the result of an operation.

[0033] The model of the module used for drawing 8 by operation part is shown. as the parameter given beforehand -- the thermal resistance (RthA) from the semiconductor substrate of a thyristor to an anode pressurization electrode surface -- they are the thermal resistance (RthK) to a cathode pressurization electrode surface, the thermal resistance (Rthf) from the cooling-fin surface to cooling water, and the contact thermal resistance (Rthc) of a semiconductor device and a cooling fin similarly. Loss of each semiconductor device is asked for this based on an observation. The thermal resistance (from RthW1 to RthW7) of circulating water with which the temperature (Tj1-Tj6) of each

THIS PAGE BLANK (USPTO)

semiconductor device serves as a predetermined value is computed based on these values. Furthermore, the amount of water of circulating water which serves as these values is computed. Even if it changes loss by fluctuation of a load, at a high speed, element temperature is controllable with this.

[0034] (Example 2) The second example of this invention is shown in drawing 5.

[0035] This module as well as an example 1 consists of six flat tip thyristors (1011, 1012, 1013, 1014, 1015, 1016). Moreover, there are five cooling fins (5011, 5012, 5013, 5014, 5015) which circulate an oil coolant. Furthermore, an endmost part is equipped with the air-cooling cooling fin (5021 5022) which took the large contact surface with air. The pressurization pressure welding of these thyristors and cooling fins is carried out with the pressurizer (1030).

[0036] Compared with an air-blast-quenching cooling fin, since the direction of water cooling or an oil-quenching fin is excellent in heat exchange effectiveness, rather than the cooling fin of an endmost part, thermolysis effectiveness of direction of an internal cooling fin can improve, and it can attain equalization of element temperature like an example 1. Moreover, but, in order to also reduce the number of fins by two per module compared with the method by the conventional technology, since [being the same] the flow rate per fin increases, the flow rate of a total circulation cooling medium can aim at reduction of element temperature.

[0037] (Example 3) The third example of this invention is shown in drawing 6.

[0038] The pressurization pressure welding of the seven cooling fins which circulate cooling water is carried out to six flat tip thyristors with the pressurizer like [this module] the example 1. differing from drawing 1 -- between the thyristor of both endmost parts, and cooling fins -- thermal resistance compensation -- it is that the conductor (801,802) is inserted. thermal resistance compensation -- as for the conductor, metals, such as molybdenum, a tungsten, and copper, are used. Moreover, plating processing is performed if needed. In this example, oxygen free copper with a diameter of 155mm is used. Moreover, several microns nickel plating is performed to the surface. Moreover, in order to prevent producing thermal resistance which is greatly different from a layout value in the contact surface with a cooling fin or a thyristor, surface lap processing is performed, and for the display flatness of the contact surface, less than 10 microns, the parallelism of less than 10 microns, and field roughness are 0.5. It carries out to less than a micron. thermal resistance compensation -- a conductor can also be considered as thickness different if needed 801 and 802

[0039] To all cooling fins, the pure water of the same water temperature and amount of water circulates. thermal resistance compensation -- in order that a conductor may restrict the quantity of heat which flows to a cooling fin from the element of an endmost part, all thyristors serve as the same element temperature.

[0040]

[Effect of the Invention] According to this invention, the element temperature of the flat tip semiconductor device by which a pressurization pressure welding is carried out is equalized, and the variation in a property can be prevented.

[Translation done.]

THIS PAGE BLANK (USPTO)

* NOTICES *

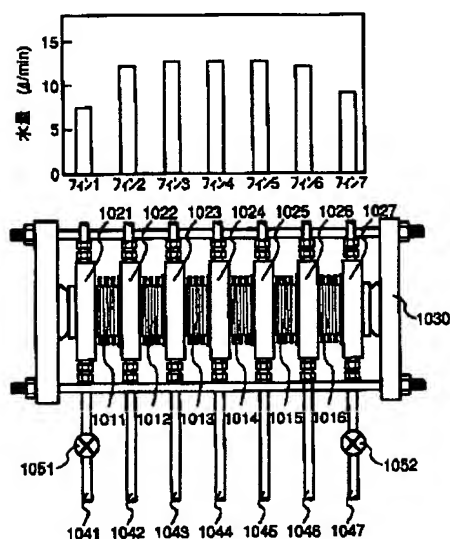
Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

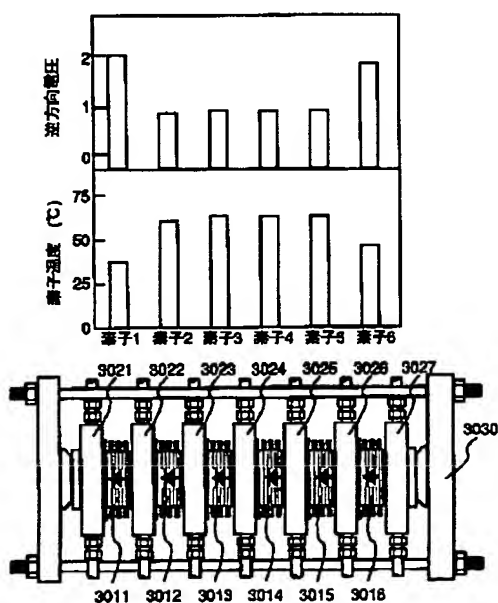
[Drawing 1]

図 1



[Drawing 2]

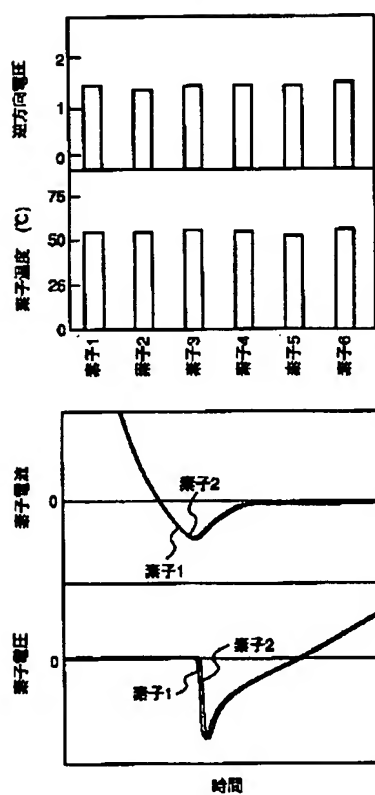
図 2



[Drawing 3]

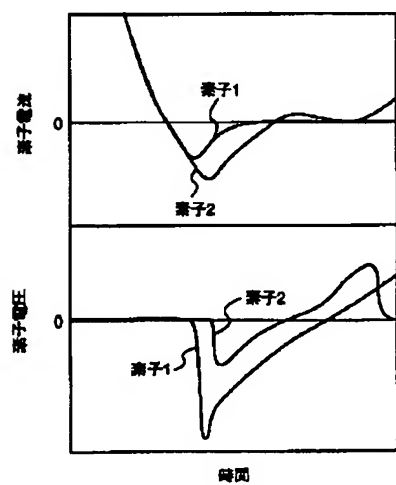
THIS PAGE BLANK (USPTO)

図 3



[Drawing 4]

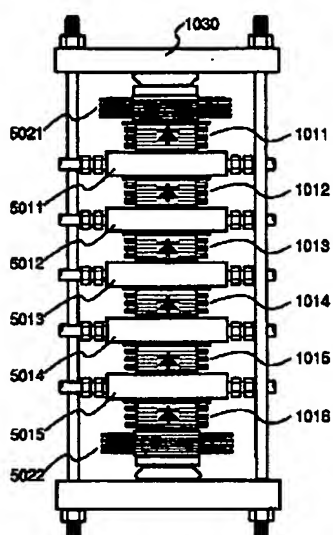
図 4



[Drawing 5]

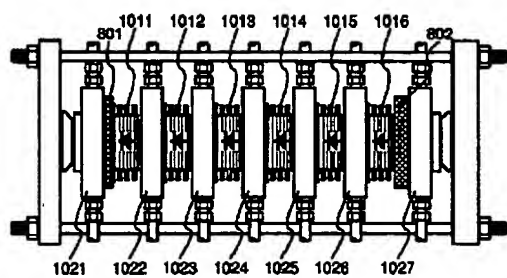
THIS PAGE BLANK (USPTO)

図 5



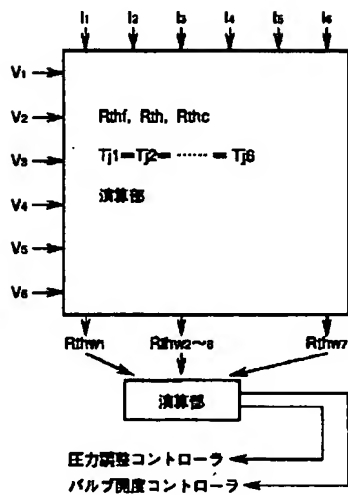
[Drawing 6]

図 6



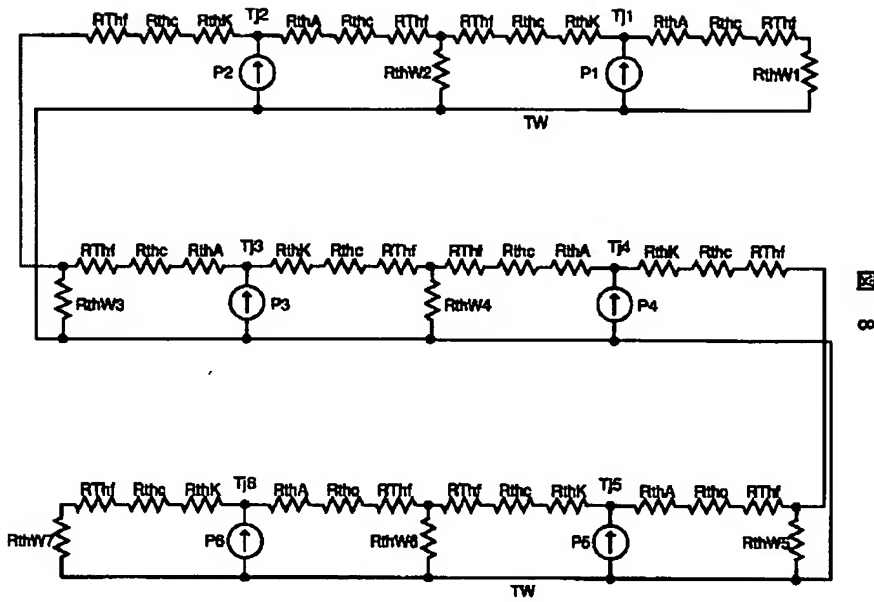
[Drawing 7]

図 7



[Drawing 8]

THIS PAGE BLANK (USPTO)



[Translation done.]

THIS PAGE BLANK (USPTO)